

Workshop

Compact FPGA Spartan Series

Der 3-tägige PLC2-Workshop „Compact FPGA Spartan Series“ schult den Neu- bzw. Wiedereinsteiger in der Nutzung der Spartan Designressourcen. Der Schwerpunkt dieses Workshops liegt auf der Beschreibung der grundlegenden Architekturelemente aller aktuellen Spartan FPGAs und deren optimaler Implementierung mit VHDL. Die Entwicklungsumgebung ISE wird dabei genauso besprochen wie verschiedene Softwareoptionen und deren Verwendung. Zusätzlich wird auf Softwaretools wie den CoreGenerator bzw. den Architecture Wizard mit eingegangen.

Die grundlegenden Befehle der Beschreibungssprache VHDL sowie die allgemeine Vorgehensweise der Implementierung von FPGA-Designs sind nicht Bestandteil dieses Workshops. Hier wird auf die PLC2-Workshops

„Compact VHDL“ bzw. „Professional VHDL“ verwiesen. Die theoretischen Inhalte werden durch praktische Übungen am PC abgerundet. Zum Abschluss des Workshops wird ein Beispiel in realer Hardware (XILINX Evaluation Board mit Spartan FPGA) implementiert und getestet.

Anwendbare Technologien

aktuelle Spartan FPGA-Technologien

Voraussetzungen

Grundkenntnisse in VHDL und Digitaltechnik sind hilfreich

Dauer und Kosten

3 Tage, € 1900,- netto pro Teilnehmer inklusive ausführlichen Schulungsunterlagen sowie Pausengetränken und Mittagessen

Agenda

Architektur der Spartan FPGA-Technologie

- IOBs
- CLBs (LUT, SRL16, distributed RAM)
- BlockRAM
- Clock Management (DCM, PLL)
- Globale und regionale Taktnetzwerke
- Memory Controller Block (MCB)
- Carry und Arithmetische Logik

Einführung in die ISE Design-Software

- Projektverwaltung
- Designeingabe
- Implementierung

Implementierungsoptionen

- Synthese
- MAP
- Place & Route

I/O Resources

- SelectIO-Resource: IOB
- SelectIO Logik-Ressourcen: ILOGIC, OLOGIC, IODELAY
- Advanced SelectIO Logik-Ressourcen: ISERDES, OSERDES

VHDL Synthese

- VHDL Coding Tips

Überblick Konfiguration

- Konfigurationsmodi
- relevante Pins
- Implementierung