

Workshop

Designing for Performance with XILINX FPGAs

Dieser PLC2-Workshop beinhaltet eine umfassende Darstellung der modernsten XILINX FPGAs. Neben der Architektur programmierbarer Bausteine, konzentriert sich dieser Workshop auf den kompletten XILINX FPGA Design Flow sowie Methoden und Vorgehensweisen für effiziente FPGA Entwicklung. Gerade die Erzielung höchster Taktraten bei gleichzeitig hoher Ausnutzung ist häufig eine große Herausforderung bei der Entwicklung der FPGAs. Die Verwendung spezifischer Timing Constraints kann hier der entscheidende Schlüssel zum Erfolg sein. Timing Constraints und deren Verwendung ist daher einer der Schwerpunkte. Die Beschreibungssprache VHDL hat sich schon weitgehend in den Entwicklungsabteilungen etabliert. Dieser Workshop zeigt anhand von Beispielen, wie VHDL im Designzyklus eingebunden wird bzw. welche grundlegenden Strategien bei der Logiksynthese verfolgt werden sollten. Da die Beschreibungssprache

VHDL nicht Bestandteil dieses Workshops ist, sollten die Teilnehmer über grundlegende VHDL Kenntnisse verfügen. Hier wird auf den Workshop „Compact VHDL“ oder den PowerWorkshop „Professional VHDL“ verwiesen. Die theoretischen Inhalte werden durch praktische Übungen am Laptop/PC abgerundet.

Anwendbare Technologien

Spartan3 / Virtex-4

Voraussetzungen

Basiswissen FPGA (Spartan 3 / Virtexderivate)
Grundlagen ISE Design System

Dauer und Kosten

3 Tage, € 1.900,- netto pro Teilnehmer inklusive ausführlichen Schulungsunterlagen sowie Pausengetränken und Mittagessen

Agenda

Introduction to XILINX Products

- XILINX Hardware & XILINX Software

Basic Virtex/Virtex-II Architecture

- CLB Resources & I/O Resources
- Memory, Multipliers & Clock Resources

Reading Overview and reading Reports

- Map Reports, Place & Route Reports, Timing Reports

FPGA Design Techniques

- Hierarchy & Synchronous Design for XILINX FPGAs

Introduction to Efficient Synthesis and Coding Tips

- Introduction to Synthesis
- Synthesis Tips & Coding Tips

Global Timing Constraints & Advanced Timing Constraints

- PERIOD Constraint, OFFSET Constraint, Constraints Editor
- Timing groups & multi cycle

Implementation Options

- Basic Software Options & Accessing Advanced Software Options

Übungen am PC