

## Seminar PlanAhead

**Neu**

PlanAhead ist heute als ein leistungsfähiges Analyse- und Floorplanning-Softwarepaket fester Bestandteil jeder ISE-Softwareversion. Es entwickelt sich zusehends zu einer Ersatzoberfläche zum Projektnavigator und wird diesen ablösen. PlanAhead ist gleichzeitig der Schlüssel zur partiellen Rekonfiguration.

In diesem Seminar lernt der Teilnehmer den Arbeitsflow für eine erfolgreiche Implementierung von FPGA-Schaltungen unter Verwendung von PlanAhead kennen. Hierfür werden zunächst die Möglichkeiten der Software sowie die Verzeichnis- und Dateistruktur aufgezeigt. In diesem Zusammenhang werden auch die unterschiedlichen Projektarten erörtert (RTL, PinPlanning, Implementierung, Analyse), wobei die Betonung für den weiteren Verlauf insbesondere auf der Projektierung von HDL-basierten Designaufgaben liegt. Neben der Erzeugung

oder der Einbindung von RTL-Sourcdateien wird auch das PinPlanning sowie das Floorplanning gezeigt und an praktischen, PC-basierten Aufgabenstellungen demonstriert und erörtert. Im Zuge der auf Strategien basierten Implementierung werden auch Analysemethoden wie z.B. der Design Rule Check (DRC) oder SSN Noise Analysis aufgezeigt.

### Anwendbare Technologien

aktuelle FPGA-Technologien

### Voraussetzungen

Grundkenntnisse der FPGA-Technologie und des XILINX Design Tool Flow sind hilfreich

### Dauer und Kosten

1 Tag, die Teilnahme an diesem Seminar ist kostenlos, Seminarsprache ist Deutsch

## Agenda

### PlanAhead Tool Project Manager

- PlanAhead Tool Design Flows
- Creating a Project
- Project Manager
- PlanAhead Tool Tips

### I/O Pin Planning

- Using the Pin Planning Environment
- I/O Layout
- Importing and Exporting an I/O Port List

- Creating, Configuring, and Placing I/O Ports and Interfaces
- Running DRC and Noise Analysis
- Selecting Alternate Compatible Parts

### Floorplanning

- Area Constraints (Pblock)
- LOC Constraints
- BEL Constraints
- Fixed and Unfixed Constraints