

Workshop FPGA Board-Design

Mit der Verfügbarkeit der verschiedenen XILINX FPGA Familien werden sowohl die FPGA Designer als auch die Layoutentwickler mit neuen Realisierungsmöglichkeiten und Herausforderungen konfrontiert. Verschiedenste Schnittstellen zu externen Komponenten ermöglichen vielfältige Einsatzgebiete. Die dabei möglichen hohen Taktraten erfordern ein umfangreiches Wissen über das physikalische Design im Umfeld des FPGA.

Der 2-tägige PLC2-Workshop „FPGA Board Design“ schult die Designer im praktischen Einsatz von XILINX FPGAs. Der Workshop richtet sich nicht nur an VHDL Entwickler, die auch physikalische Schnittstellen des FPGA einzubeziehen haben, sondern auch an Konstrukteure und PCB-Layouter. Dabei wird auf die sich zum Teil widersprechenden Designrestriktionen beider Designteam eingegangen, um somit Methoden zur effektiven Realisierung der Kundenprojekte zu übermitteln.

Basierend auf den Power-Anforderungen des FPGA (Grundlagen und Power-Estimator) werden Lösungen für die Stromversorgung (AC/DC bzw. DC/DC Wand-

ler, Filtering und Decoupling) vorgestellt. Auf die für hohe Takt- bzw. Datenraten erforderliche Terminierung wird umfassend eingegangen, dabei werden verschiedene Signalpegel und Terminierungsvarianten berücksichtigt. Ein spezielles Kapitel behandelt die Taktversorgung (Strategien und Realisierung) und die Verbindung zu high-speed Komponenten auf dem Board. Weiterhin werden Regeln zum Leiterplattendesign (PCB tracing, Layer Stacking) erläutert.

Anwendbare Technologien

7 Series FPGAs, bei Bedarf auch Spartan-6 und Virtex-6 FPGAs

Voraussetzungen

Grundlegende Kenntnisse über VHDL und FPGA-Implementierung

Dauer und Kosten

2 Tage, € 1.350,- netto pro Teilnehmer inklusive ausführlichen Schulungsunterlagen sowie Pausengetränken und Mittagessen

Agenda

Introduction and Architecture

- FPGA technologies overview
- Clocking resources
- SelectIO and serial interfaces
- Packaging
- Configuration overview

FPGA Power Supply

- Power estimation
- Power supply solutions
- Power filtering and decoupling

FPGA High-Speed Interfaces

- High-speed signal standards
- Signal interfacing
- Transmission lines
- Combining I/O standards
- Signal coupling and translation
- SSO
- DCI / OCT

FPGA Clocking

- High-speed clock generation
- Clock distribution
- Board de-skewing

Physical Design, Modeling and Simulation

- PCB structures
- Trace characteristics
- Board design rules
- PCB modeling and simulation

Thermal Aspects

- Thermal resistance, modeling and calculation, heat sink selection

Labs:

- Multiple Labs on
 - I/O placement with PlanAhead
 - Power prediction
 - Demo reflection and crosstalk using HyperLynx
 - Thermal design